

# 14 ПРОГРАММИРУЕМЫЕ ФЛАГИ

Процессор имеет 16 двунаправленных программируемых флагов (PFx) или выводов I/O общего назначения, PF[15:0]. Каждый вывод может индивидуально настраиваться на вход или на выход при помощи регистра направления флагов (FIO\_DIR). Когда флаг настроен на выход, состояния всех выводов PFx можно задать, выполнив непосредственную запись в регистр данных флагов (FIO\_FLAG\_D). При этом состояние сигнала на выходном выводе PFx может задаваться также при помощи регистров установки флагов (FIO\_FLAG\_S), сброса флагов (FIO\_FLAG\_C) и инверсии флагов (FIO\_FLAG\_T). Независимо от того, настроен ли вывод на вход или на выход, при чтении любого из перечисленных регистров (FIO\_FLAG\_D, FIO\_FLAG\_S, FIO\_FLAG\_C, FIO\_FLAG\_T) возвращается состояние всех выводов.

Для каждого из выводов PFx может быть задана генерация прерывания. Когда вывод PFx сконфигурирован как вход, прерывание может генерироваться в соответствии с состоянием вывода (по высокому или низкому уровню), по одному из фронтов (переднему или заднему) или по обоим фронтам (по переднему и заднему). Чувствительность входных выводов определяется отдельно для каждого вывода значениями регистра полярности флагов (FIO\_POLAR), регистра чувствительности прерываний флагов (FIO\_EDGE) и регистра установки флагов по обоим фронтам (FIO\_BOTH). Чувствительность выходного вывода определяется для каждого вывода значением регистра полярности флагов. Для вывода PFx, сконфигурированного на выход, возможно разрешение генерации прерывания по установке активного уровня нём.

В процессоре имеется два независимых канала прерываний с идентичными функциями для выводов PFx - прерывание А и прерывание В. Каждому каналу прерывания соответствует четыре регистра маскирования: регистр данных маски прерываний флагов (FIO\_MASKx\_D), регистр установки маски прерываний флагов (FIO\_MASKx\_S), регистр сброса маски прерываний флагов (FIO\_MASKx\_C) и регистр инверсии маски прерываний флагов (FIO\_MASKx\_T).

Каждому выводу PFx соответствует отдельный бит в каждом из восьми регистров маскирования. Запись единицы в определённый бит регистра установки маски разрешает генерацию прерывания для данного вывода PFx, запись единицы в бит регистра сброса маски запрещает генерацию прерывания.

Значение маски прерывания для конкретного вывода PFx может быть изменено на противоположное путём записи единицы в соответствующий бит регистра инверсии маски. Кроме того, возможно прямое задание битов маски записью в регистр данных маски. Использование этого гибкого механизма позволяет задавать для каждого вывода генерацию прерывания флага А, прерывания флага В, обоих прерываний или не задавать генерацию прерываний.

## 14 Программируемые флаги

Если вывод PFx не используется в системе, можно запретить работу входного буфера; при этом внешние подтягивающие к земле или питанию резисторы не требуются. Работа буферов разрешается установкой битов в регистре разрешения входных флагов (FIO\_INEN).

Выходы PFx мультиплексируются для использования параллельным периферийным интерфейсом (PPI), таймерами и последовательным периферийным интерфейсом (SPI). В таблице 14-1 перечислены программируемые флаги и их альтернативные функции.

Таблица 14-1. Выводы программируемых флагов и их функции

Вывод PF	Периферийное устройство, совместно использующее вывод PF		
	PPI	SPI	Таймеры 0, 1, 2
0		Вход выбора ведомого устройства (SPISS)	
1		Разрешение выбора ведомого устройства 1 (SPISEL1)	Входной тактовый сигнал
2		Разрешение выбора ведомого устройства 2 (SPISEL2)	
3	Кадровая синхронизация 3	Разрешение выбора ведомого устройства 3 (SPISEL3)	
4	I/O #15	Разрешение выбора ведомого устройства 4 (SPISEL4)	
5	I/O #14	Разрешение выбора ведомого устройства 5 (SPISEL5)	
6	I/O #13	Разрешение выбора ведомого устройства 6 (SPISEL6)	
7	I/O #12	Разрешение выбора ведомого устройства 7 (SPISEL7)	
8	I/O #11		
9	I/O #10		
10	I/O #9		
11	I/O #8		
12	I/O #7		
13	I/O #6		
14	I/O #5		
15	I/O #4		

В таблице 14-2 описываются действия, которые необходимо выполнить для использования функции периферийного устройства, связанной с выводом PF.

Дополнительную информацию см. в главе 11 “Параллельный периферийный интерфейс”, главе 10 “Контроллеры SPI-совместимого порта” и главе 15 “Таймеры”.

## 14 Программируемые флаги

Таблица 14-2. Использование функции периферийного устройства, связанной с выводом PF

Вывод PF	Для использования функции периферийного устройства, связанной с выводом PF, необходимо... (Предполагается, что работа соответствующего периферийного устройства разрешена)		
	PPI	SPI	Таймеры 0, 1, 2
0		Записать '1' в бит PSSE регистра SPI_CTL	
1		Записать '1' в бит FLS1 регистра SPI_FLG	Записать '1' в бит CLK_SEL регистра TIMERx_CONFIG
2		Записать '1' в бит FLS2 регистра SPI_FLG	
3	Записать '01' (если PORT_DIR = '1') или '10' в поле PORT_CFG регистра PPI_CTL	Записать '1' в бит FLS3 регистра SPI_FLG	
4	Записать '111' в поле DLEN регистра PPI_CTL	Записать '1' в бит FLS4 регистра SPI_FLG	
5	Записать '110' в поле DLEN регистра PPI_CTL	Записать '1' в бит FLS5 регистра SPI_FLG	
6	Записать '101' в поле DLEN регистра PPI_CTL	Записать '1' в бит FLS6 регистра SPI_FLG	
7	Записать '100' в поле DLEN регистра PPI_CTL	Записать '1' в бит FLS7 регистра SPI_FLG	
8	Записать '011' в поле DLEN регистра PPI_CTL		
9	Записать '010' в поле DLEN регистра PPI_CTL		
10	Записать '001' в поле DLEN регистра PPI_CTL		
11	Записать '001' в поле DLEN регистра PPI_CTL		
12	Функция всегда разрешена при работе порта PPI		
13	Функция всегда разрешена при работе порта PPI		
14	Функция всегда разрешена при работе порта PPI		
15	Функция всегда разрешена при работе порта PPI		

### Регистры программируемых флагов

Регистры программируемых флагов являются частью регистров системы, отображённых в карте памяти. Адреса регистров программируемых флагов приведены в приложении В. Доступ ядра к регистрам конфигурации флагов выполняется через системную шину.

#### Регистр FIO\_DIR

Регистр направления флагов (FIO\_DIR) доступен для чтения и записи. Каждый бит регистра соответствует выводу PF<sub>x</sub>. Запись логической единицы конфигурирует вывод PF<sub>x</sub> как выход, на который выдаётся уровень, определяемый состоянием бита в регистре FIO\_FLAG\_D. Запись логической

## 14 Программируемые флаги

единицы конфигурирует вывод PF<sub>x</sub> как вход. После сброса этот регистр содержит значение 0x0000 (все выходы PF<sub>x</sub> настроены на вход).

- i** Необходимо отметить, что для использования вывода PF<sub>x</sub> в качестве входа следует также установить соответствующий бит в регистре разрешения входных флагов.

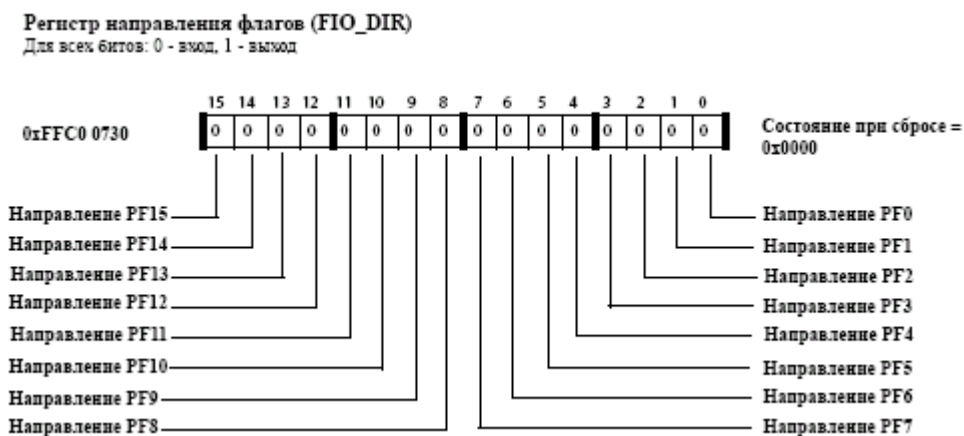


Рис. 14-1. Регистр направления флагов

### Обзор регистров значений флагов

В процессоре имеется четыре регистра значений флагов:

- регистр данных флагов (FIO\_FLAG\_D),
- регистр установки флагов (FIO\_FLAG\_SET),
- регистр сброса флагов (FIO\_FLAG\_C),
- регистр инверсии флагов (FIO\_FLAG\_T).

Эти регистры используются для:

- определения состояния сигналов на входных выводах PF<sub>x</sub>,
- задания состояния сигналов на выходных выводах PF<sub>x</sub>,
- сброса прерываний, генерируемых выводами PF<sub>x</sub>.

Каждый вывод PF<sub>x</sub> представлен отдельным битом в каждом из четырёх регистров.

При чтении любого из регистров значений флагов (регистра данных, установки, сброса или инверсии флагов) возвращается информация о состоянии выводов PF<sub>x</sub>, в зависимости от заданной полярности и чувствительности каждого вывода.

После сброса при чтении регистра данных, установки, сброса или инверсии флагов возвращается значение 0x0000, так как работа входных буферов запрещена, несмотря на то, что выходы сконфигурированы на вход.

## 14 Программируемые флаги

Интерпретацию значений, возвращаемых при чтении любого из этих регистров, в зависимости от настроек регистров FIO\_POLAR, FIO\_EDGE и FIO\_BOTH, см. в таблице 14-3.

**i** Для выводов, чувствительных к фронту, при чтении значения 1, соответствующий бит регистра “защёлкивается”. То есть, после того как бит установлен, он остаётся в таком состоянии до программного сброса пользователем. Состояние выводов, чувствительных к уровню, проверяется на каждом такте; таким образом, возвращаемое при чтении значение изменяется при изменении уровня сигнала на выводе.

Таблица 14-3. Интерпретация битов регистров значений флагов

FIO_POLAR	FIO_EDGE	FIO_BOTH	Возвращаемое значение бита
0	0	X	Для вывода, сигнал на котором имеет высокий логический уровень, при чтении возвращается 1; для вывода, сигнал на котором имеет низкий логический уровень, возвращается 0.
0	1	0	При переднем фронте сигнала на выводе возвращается 1; в противном случае – 0.
1	0	X	Для вывода, сигнал на котором имеет низкий логический уровень, при чтении возвращается 1; для вывода, сигнал на котором имеет высокий логический уровень, возвращается 0.
1	1	0	При заднем фронте сигнала на выводе возвращается 1; в противном случае – 0.
X	1	1	При любом фронте сигнала на выводе возвращается 1; в противном случае – 0.

Дополнительную информацию о регистрах установки, сброса и инверсии флагов см. в разделе “Регистры FIO\_FLAG\_S, FIO\_FLAG\_C и FIO\_FLAG\_T”.

### Регистр FIO\_FLAG\_D

При записи в регистр данных флагов (FIO\_FLAG\_D), показанный на рис. 14-2, напрямую задаётся состояние всех выводов PFx. При чтении этого регистра возвращается значение выводов PFx.

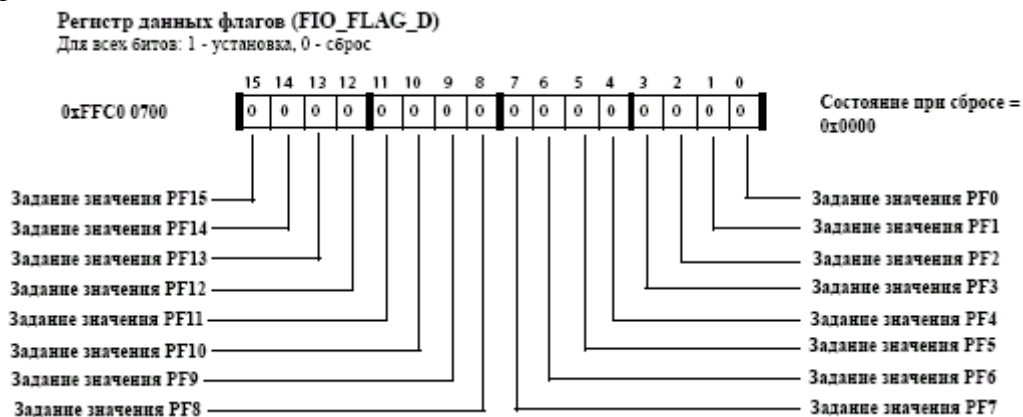


Рис. 14-2. Регистр данных флагов

# 14 Программируемые флаги

## Регистры FIO\_FLAG\_S, FIO\_FLAG\_C и FIO\_FLAG\_T

Регистр установки флагов (FIO\_FLAG\_S), регистр сброса флагов (FIO\_FLAG\_C) и регистр инверсии флагов (FIO\_FLAG\_T) используются для:

- Установки, сброса или изменения состояния, соответствующего каждому выходному выводу PFx,
- Сброса зафиксированного состояния прерывания, соответствующего каждому входному выводу PFx.

Этот механизм применяется для устранения потенциальных проблем, возникающих при использовании более традиционных механизмов чтения-модификации-записи. При чтении любого из этих регистров возвращается состояние вывода флага.

Регистр установки флагов и регистр сброса флагов представлены на рис. 14-3 и 14-4, соответственно. Регистр инверсии флагов показан на рис. 14-5.

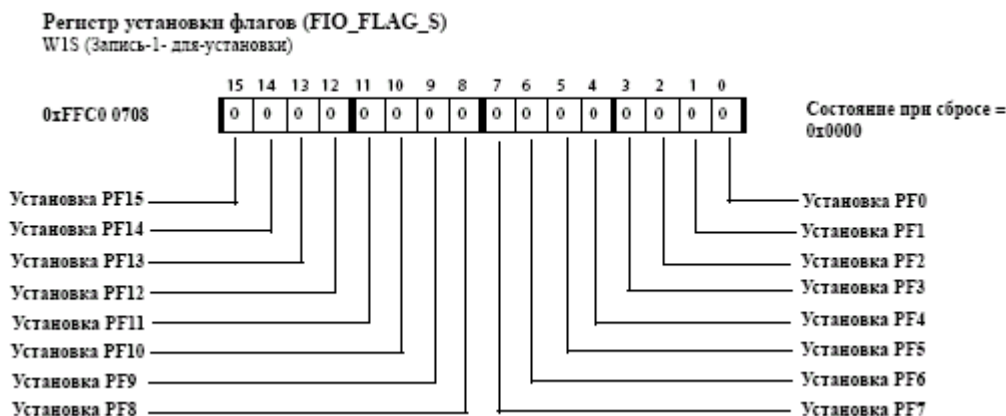


Рис. 14-3. Регистр установки флагов

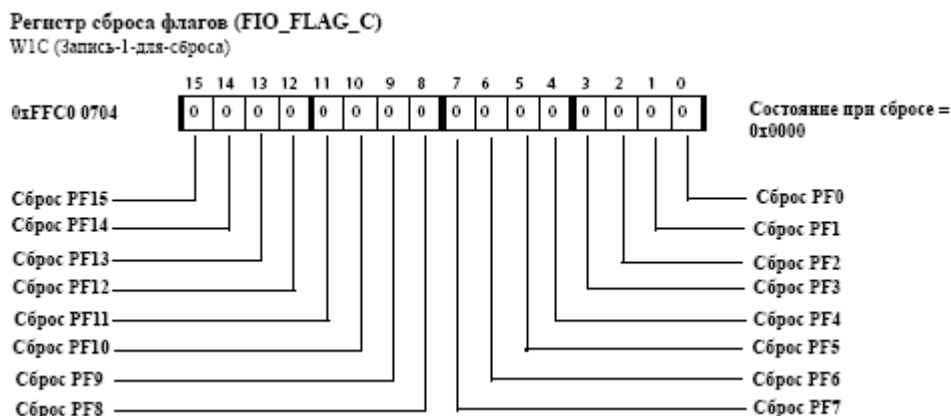


Рис. 14-4. Регистр сброса флагов

## 14 Программируемые флаги

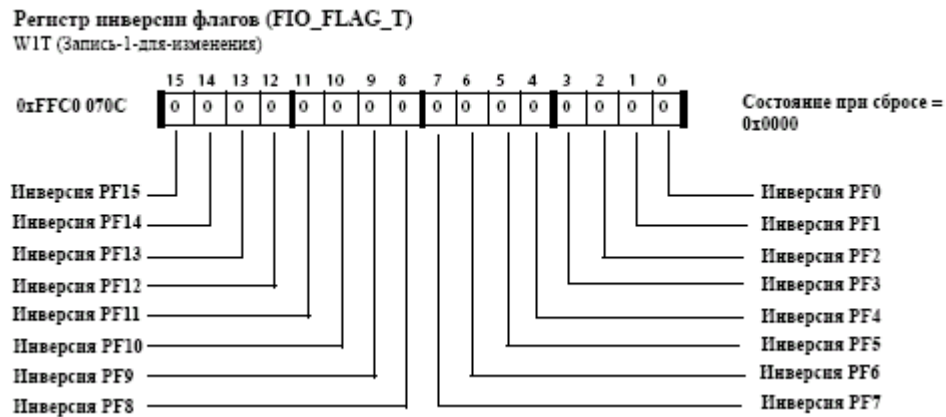


Рис. 14-5. Регистр инверсии флагов

Для того, чтобы продемонстрировать, как работают эти регистры, рассмотрим следующий пример. Предположим, что PF[0] сконфигурирован как выход. При записи значения 0x0001 в регистр сброса флагов на вывод PF[0] выдаётся логический ноль, при этом состояние любых других выводов PFx не изменяется. При записи значения 0x0001 в регистр изменения значений флагов состояние сигнала на выводе PF[0] изменяется из логического нуля в логическую единицу, или из логической единицы в логический ноль, в зависимости от текущего состояния вывода.

**i** Запись значения 0 в регистр установки флагов, сброса флагов или изменения значений флагов не влияет на значение вывода флага, и, таким образом, игнорируется.

При чтении регистра установки флагов или сброса флагов возвращается:

- 0 для выходных выводов PFx, на которые выдаётся низкий уровень,
- 1 для выходных выводов (включая вывод PF[0], в приведённом примере) на которые выдаётся высокий уровень,
- текущее состояние сигналов на входных выводах PFx.

Возвращаемое состояние сигналов зависит от значений регистров FIO\_POLAR и FIO\_EDGE, а также логического уровня на каждом из выводов.

### Регистры FIO\_MASKA\_D, FIO\_MASKA\_C, FIO\_MASKA\_S, FIO\_MASKA\_T, FIO\_MASKB\_D, FIO\_MASKB\_C, FIO\_MASKB\_S, FIO\_MASKB\_T

Регистры маскирования прерываний флагов (FIO\_MASKA\_D, FIO\_MASKA\_C, FIO\_MASKA\_S, FIO\_MASKA\_T, FIO\_MASKB\_D, FIO\_MASKB\_C, FIO\_MASKB\_S и FIO\_MASKB\_T) представляют собой дополняющие друг друга пары регистров типа W1S (запись-1-для-установки), W1C (запись-1-для-сброса) или W1T (запись-1-для-изменения). Использование этих регистров позволяет разрешать или

## 14 Программируемые флаги

запрещать прерывание процессора по конкретному выводу PFx без выполнения последовательности чтения-модификации-записи. Также можно напрямую задать значение маски прерывания в регистре данных.

Каждое из прерываний флагов (прерывание флага А и прерывание флага В) поддерживается набором из четырёх регистров:

- регистр данных маски прерываний флагов,
- регистр установки маски прерываний флагов,
- регистр сброса маски прерываний флагов,
- регистр инверсии маски прерываний флагов.

Диаграммы регистров, поддерживающих прерывание флага А см. в разделе “Регистры FIO\_MASKA\_D, FIO\_MASKA\_C, FIO\_MASKA\_S, FIO\_MASKA\_T”.

Диаграммы регистров, поддерживающих прерывание флага В см. в разделе “Регистры FIO\_MASKB\_D, FIO\_MASKB\_C, FIO\_MASKB\_S, FIO\_MASKB\_T”.


Каждому выводу PFx соответствует бит в каждом из восьми регистров. Результаты записи единицы в бит регистра установки, сброса или инверсии маски представлены в таблице 14-4.


При чтении любого из регистров данных, установки, сброса или инверсии маски прерывания А или В возвращается текущая маска прерывания А или В.

Таблица 14-4. Результат записи единицы в бит регистра маскирования

Регистр	Результат записи единицы в бит регистра
Установки маски	Разрешает генерацию прерывания для вывода PFx
Сброса маски	Запрещает генерацию прерывания для вывода PFx
Инверсии маски	Изменяет предыдущее состояние маски прерывания на противоположное

Прерывания А и В функционируют независимо. Например, запись единицы в бит регистра установки маскирования прерывания флага А не влияет на прерывание флага В. Это свойство позволяет выбирать между генерацией для выводов PFx прерывания флага А, прерывания флага В, обоих прерываний, или не генерировать прерывание.

 Необходимо отметить, что прерывание флага формируется операцией логического ИЛИ по всем немаскированным для данного прерывания выводам. Например, если для прерывания флага А не маскированы выходы PF[0] и PF[1], оно будет вызвано соответствующим состоянием вывода PF[0] или PF[1].

 Прерывания, генерируемые по переднему или заднему фронту, должны каждый раз сбрасываться в программе обслуживания прерывания путём записи единицы в соответствующий бит регистра FIO\_FLAG\_C.

После сброса все прерывания маскированы.



# 14 Программируемые флаги

## Процесс генерации прерывания флага

На рис. 14-6 показан процесс генерации прерывания флага А или В. Необходимо отметить, что показан процесс генерации прерывания для одного программируемого флага, “ФлагN”. Однако прерывание флага генерируется логическим ИЛИ состояний всех выводов, немаскированных для данного прерывания. Например, если для прерывания флага А не маскированы только PF[0] и PF[1], оно будет вызвано соответствующим состоянием вывода PF[0] или PF[1].

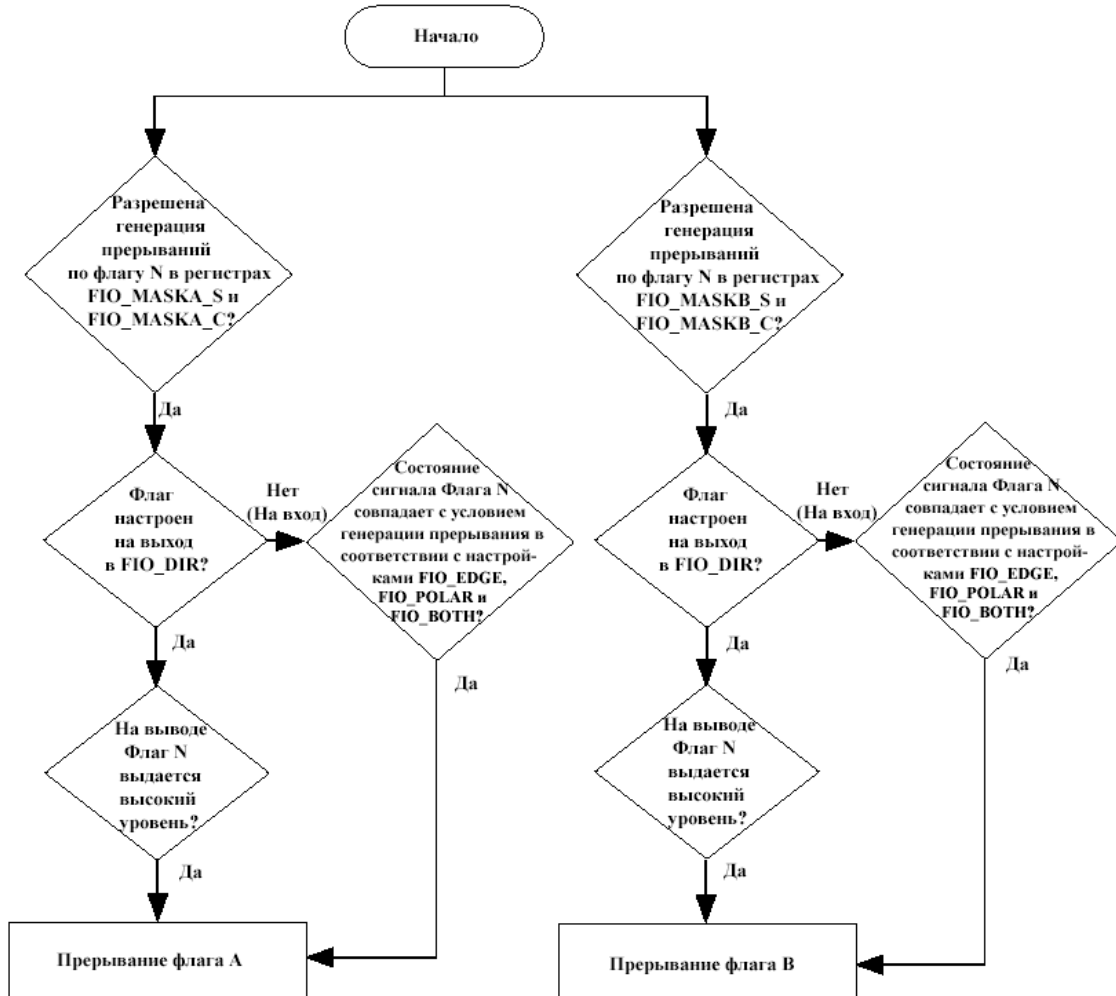


Рис. 14-6. Процесс генерации прерывания флага

# 14 Программируемые флаги

## Регистры FIO\_MASKA\_D, FIO\_MASKA\_C, FIO\_MASKA\_S, FIO\_MASKA\_T

Следующие четыре регистра обеспечивают поддержку прерывания флага А.

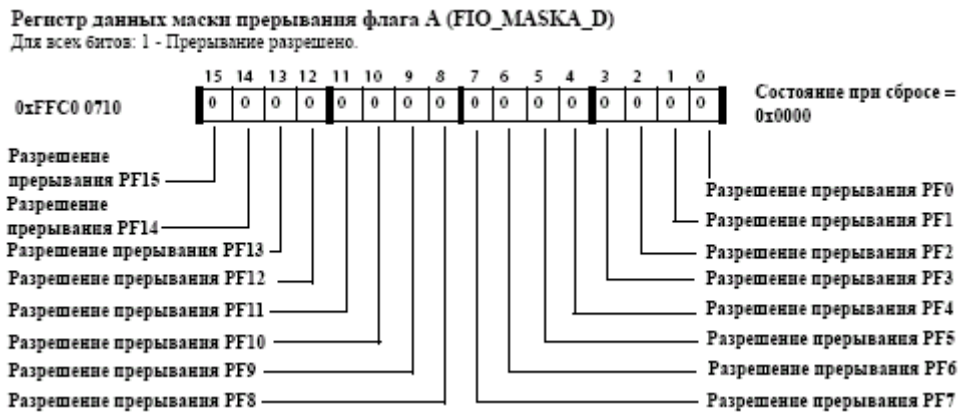


Рис. 14-7. Регистр данных маски прерывания флага А

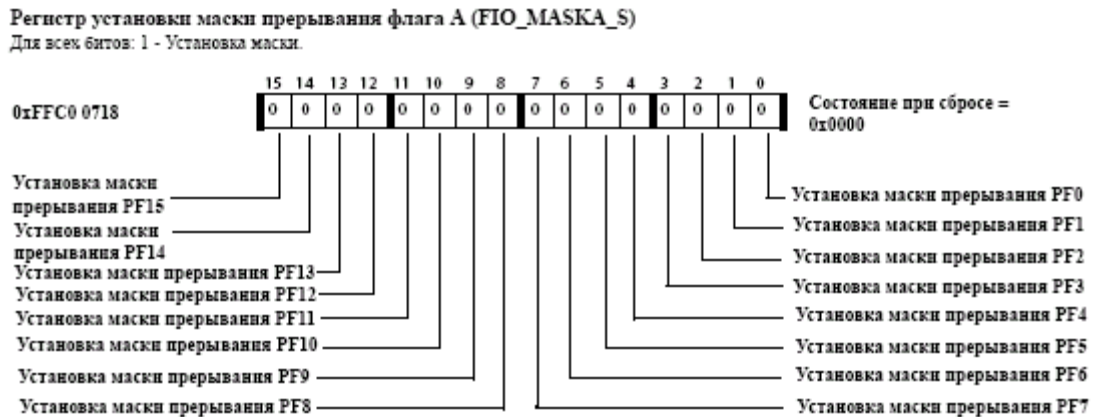


Рис. 14-8. Регистр установки маски прерывания флага А

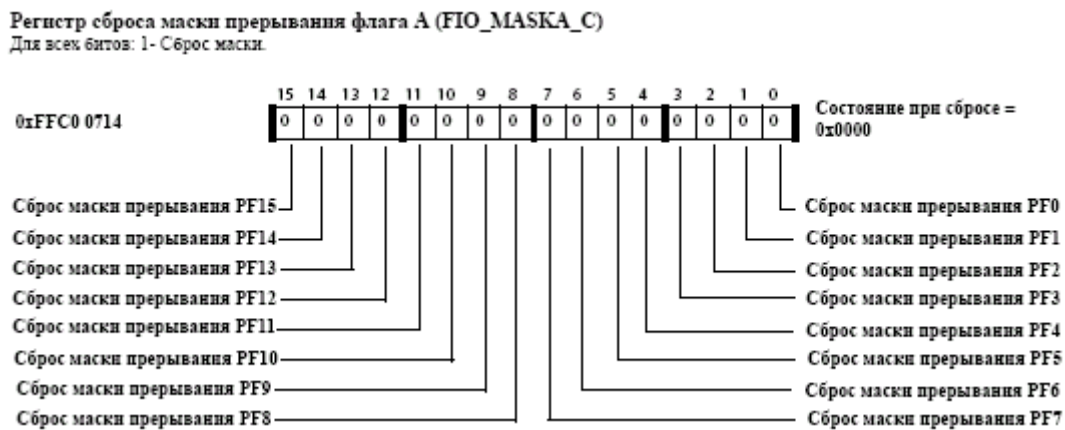


Рис. 14-9. Регистр сброса маски прерывания флага А

## 14 Программируемые флаги

### Регистр инверсии маски прерывания флага А (FIO\_MASKA\_T)

Для всех битов: 1 - Инверсия маски.

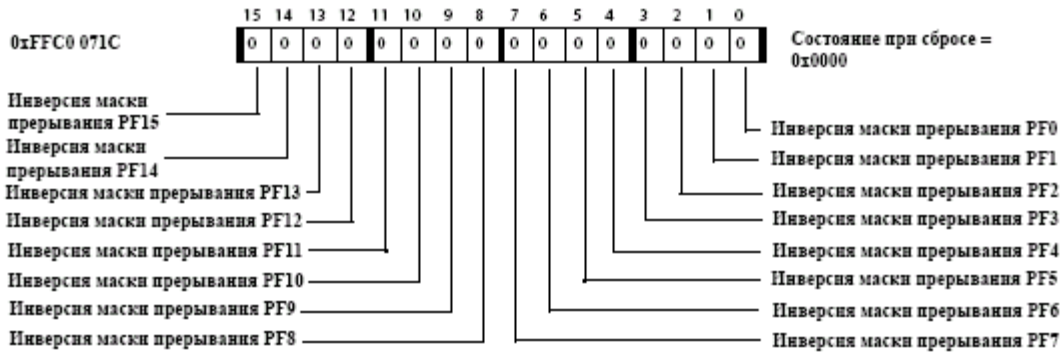


Рис. 14-10. Регистр инверсии маски прерывания флага А

### Регистры FIO\_MASKB\_D, FIO\_MASKB\_C, FIO\_MASKB\_S, FIO\_MASKB\_T

Следующие четыре регистра обеспечивают поддержку прерывания флага В.

### Регистр данных маски прерывания флага В (FIO\_MASKB\_D)

Для всех битов: 1 - Прерывание разрешено.

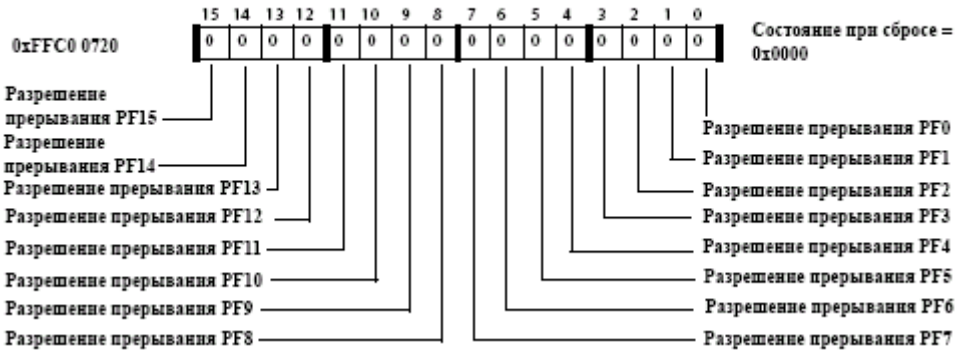


Рис. 14-11. Регистр данных маски прерывания флага В

### Регистр установки маски прерывания флага В (FIO\_MASKB\_S)

Для всех битов: 1 - Установка маски.

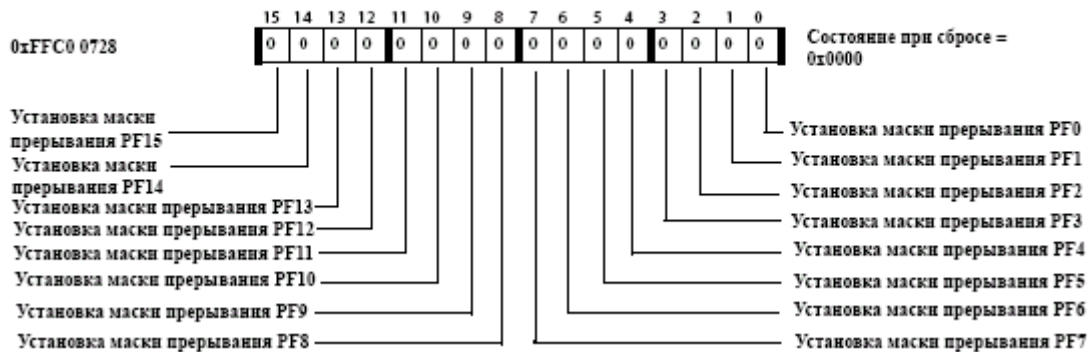


Рис. 14-12. Регистр установки маски прерывания флага В

## 14 Программируемые флаги

### Регистр сброса маски прерывания флага В (FIO\_MASKB\_C)

Для всех битов: 1 - Сброс маски.

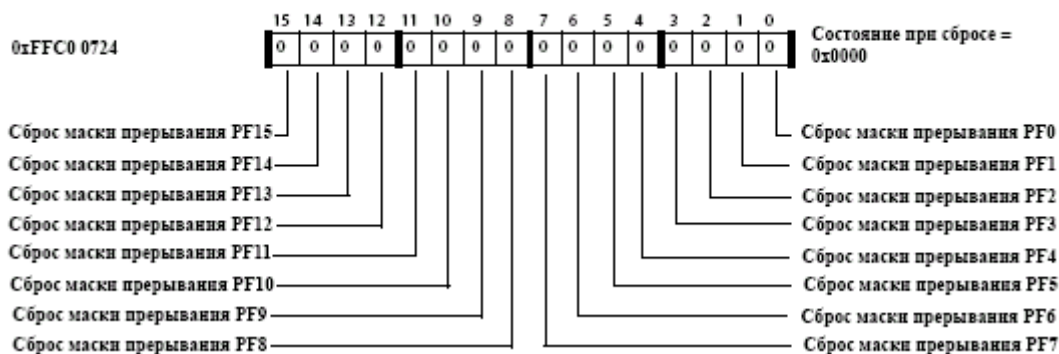


Рис. 14-13. Регистр сброса маски прерывания флага В

### Регистр инверсии маски прерывания флага В (FIO\_MASKB\_T)

Для всех битов: 1 - Инверсия маски.

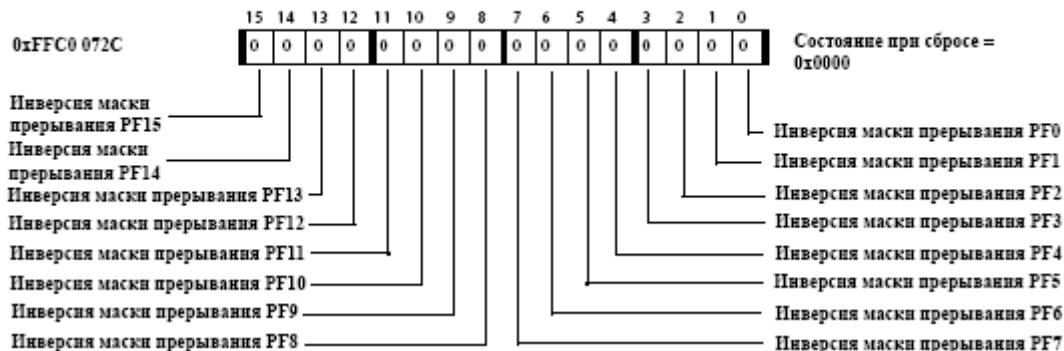


Рис. 14-14. Регистр инверсии маски прерывания флага В

## Регистр FIO\_POLAR

Регистр полярности флагов (FIO\_POLAR) используется для задания полярности источника входного флага. Для выбора активного высокого уровня или переднего фронта, следует устанавливать биты этого регистра в 0. Для выбора активного низкого уровня или заднего фронта, следует устанавливать биты этого регистра в 1.

Данный регистр не влияет на выходные выходы PFx. Содержимое этого регистра после сброса очищается; таким образом, по умолчанию выходы имеют активный низкий уровень.

# 14 Программируемые флаги

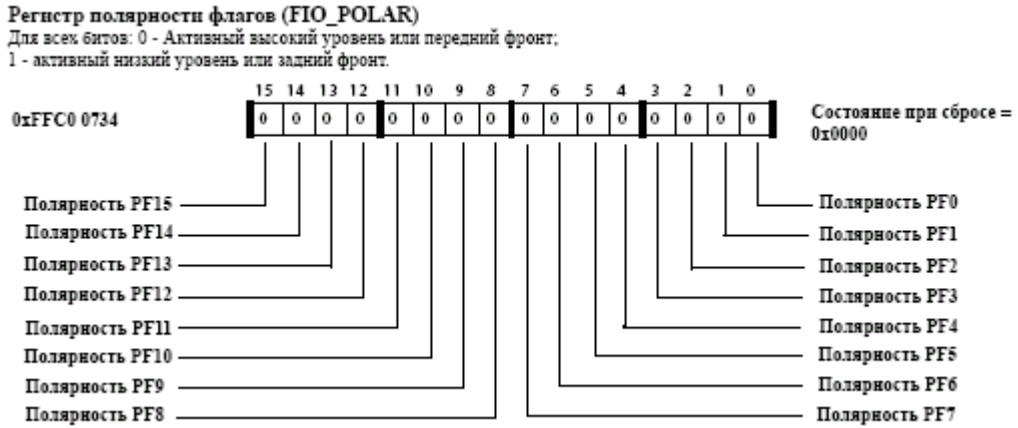


Рис. 14-15. Регистр полярности флагов

## Регистр FIO\_EDGE

Регистр чувствительности прерываний флагов (FIO\_EDGE) используется для настройки режима генерации прерывания входного флага (срабатывание по уровню или по фронту). В режиме чувствительности к фронту для предотвращения пропуска коротких импульсов, вызванного ограниченным значением тактовой частоты системы, используется схема выделения фронтов. Данный регистр не влияет на выходные выводы PFx.

Содержимое этого регистра после сброса очищается; таким образом, по умолчанию выводы чувствительны к уровню.

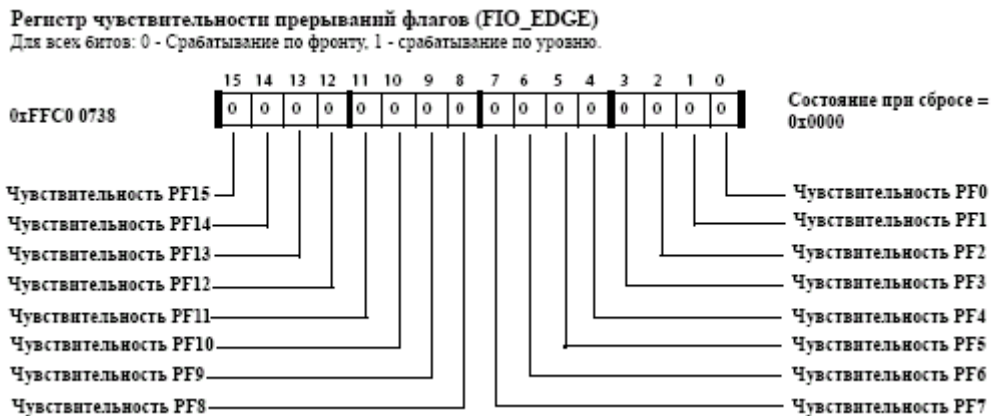


Рис. 14-16. Регистр чувствительности прерываний флагов

# 14 Программируемые флаги

## Регистр FIO\_VOTN

Регистр разрешения прерывания флага по обоим фронтам (FIO\_VOTN) используется для разрешения генерации прерывания и по переднему, и по заднему фронту.

Когда вывод PFx настроен в регистре чувствительности прерываний флагов как чувствительный к фронту, в результате установки соответствующего бита регистра FIO\_VOTN в 1 прерывание генерируется и по переднему и по заднему фронту. Этот регистр не влияет на выходные выходы PFx или выходы, чувствительные к уровню.

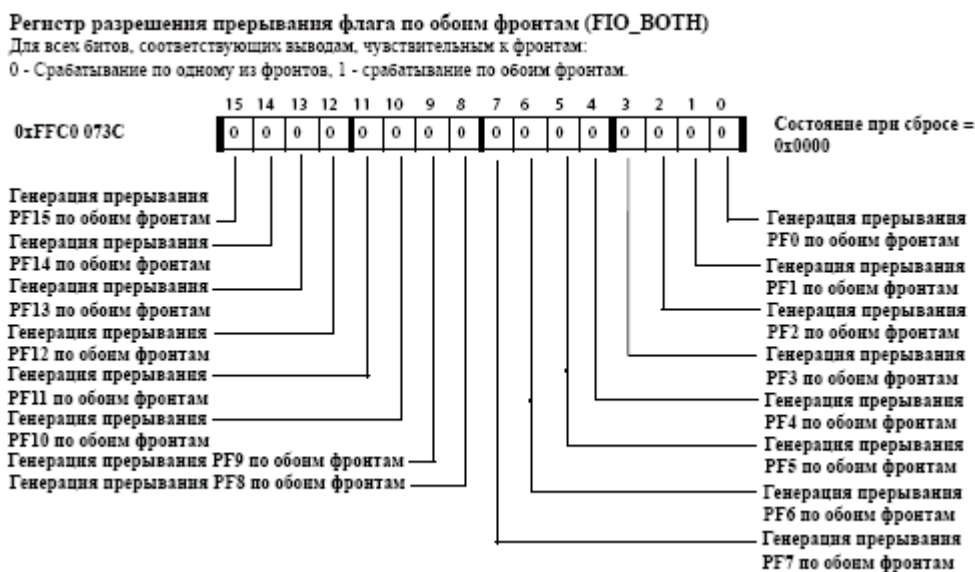


Рис. 14-17. Регистр разрешения прерывания флага по обоим фронтам

## Регистр FIO\_INEN

Регистр разрешения входных флагов (FIO\_INEN) предназначен для разрешения работы входных буферов на любом из выводов флагов, используемых в качестве входов. Когда отдельный вывод PFx не используется в системе, запрещение работы входного буфера исключает необходимость добавления подтягивающих к земле или питанию резисторов, когда отдельный вывод PFx не используется в системе. По умолчанию входные буферы запрещены.

## 14 Программируемые флаги

- i** Если вывод PF<sub>x</sub> используется в качестве входа, необходимо установить соответствующий бит в регистре разрешения входных флагов. В противном случае изменения сигналов на выводах флагов не будут распознаваться процессором.

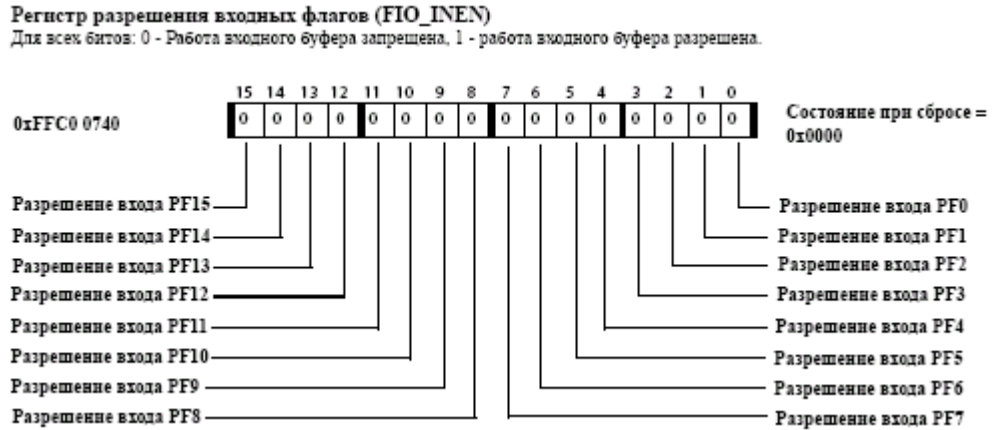


Рис. 14-18. Регистр разрешения входных флагов

### Производительность/пропускная способность

Выводы PF<sub>x</sub> синхронизируются с тактовым сигналом системы (SCLK). Если программируемый флаг настроен на выход, его состояние может изменяться на каждом такте SCLK.

Когда программируемый флаг настроен на вход, при проектировании устройства следует учитывать возможную задержку между тактовыми сигналами ядра и системы. Изменения состояния выводов PF<sub>x</sub> обнаруживаются процессором с задержкой в три такта SCLK. Если вывод сконфигурирован в качестве источника прерывания, чувствительного к уровню, между моментами установления активного уровня флага и прерывания процесса выполнения программы существует задержка, по меньшей мере, в четыре такта SCLK. Когда вывод сконфигурирован в качестве источника прерывания, чувствительного к фронту, добавляется дополнительная задержка в один такт SCLK, в результате полная задержка составляет пять тактов SCLK между моментами установления активного уровня флага и прерывания процесса выполнения программы.